

# Computadores

Joaquín Entrialgo Castaño  
Juan Carlos Granda Candás  
Jose María López López  
Julio Molleda Meré  
José Ramón Arias García  
Rubén Usamentiaga Fernández  
Manuel García Vázquez  
José Luis Díaz de Arriba

# Índice general

<b>1</b>	<b>La información digital</b>	<b>3</b>
1.1	Concepto de computador e información digital . . . . .	3
1.2	Códigos binarios . . . . .	6
1.3	Datos lógicos . . . . .	6
1.4	El sistema posicional . . . . .	8
1.5	Números naturales . . . . .	11
1.5.1	Rango de representación . . . . .	12
1.5.2	Operaciones aritméticas . . . . .	13
1.5.3	Desbordamiento . . . . .	14
1.6	Números enteros . . . . .	16
1.6.1	Signo-magnitud . . . . .	16
1.6.2	Exceso a Z . . . . .	17
1.6.3	Complemento a 2 . . . . .	18
1.7	Números reales . . . . .	22
1.7.1	Formato IEEE-754 . . . . .	24
1.8	Caracteres . . . . .	28
1.8.1	ASCII . . . . .	28
1.8.2	ISO 8859 . . . . .	29
1.8.3	Unicode . . . . .	31
<b>2</b>	<b>Sistemas digitales</b>	<b>33</b>
2.1	Concepto de sistema digital . . . . .	33
2.2	Sistemas digitales combinacionales . . . . .	34
2.2.1	Descripción de los sistemas digitales combinacionales . . . . .	34
2.2.2	Puertas lógicas . . . . .	36
2.2.3	Sumador de 1 bit . . . . .	37
2.2.4	Multiplexor . . . . .	39
2.2.5	Sumador de n bits . . . . .	39
2.2.6	Detector de desbordamiento . . . . .	41
2.2.7	Unidad aritmético-lógica . . . . .	41

2.3	Sistemas digitales secuenciales . . . . .	43
2.3.1	Descripción de los sistemas digitales secuenciales . . . . .	44
2.3.2	Biestables . . . . .	44
2.3.3	Registros . . . . .	46
<b>3</b>	<b>Arquitectura del computador</b>	<b>51</b>
3.1	Máquina específica y máquina genérica . . . . .	51
3.1.1	Arquitectura von Neumann . . . . .	53
3.1.2	Bus del sistema . . . . .	54
3.2	Diseño del computador . . . . .	55
3.3	El Computador Teórico . . . . .	56
<b>4</b>	<b>El lenguaje de la máquina</b>	<b>57</b>
4.1	Instrucciones . . . . .	57
4.2	Operandos . . . . .	58
4.2.1	Operandos en registros . . . . .	59
4.2.2	Operandos en memoria . . . . .	59
4.2.3	Operandos inmediatos . . . . .	59
4.2.4	Modos de direccionamiento . . . . .	60
4.3	Sentencias de asignación . . . . .	60
4.3.1	Asignación de variables almacenadas en registros . . . . .	61
4.3.2	Asignación de valores inmediatos a variables . . . . .	61
4.3.3	Asignación de variables almacenadas en memoria . . . . .	62
4.4	Sentencias aritméticas y lógicas . . . . .	64
4.5	Sentencias condicionales . . . . .	66
4.6	Bucles . . . . .	72
4.6.1	Bucle <i>for</i> . . . . .	72
4.6.2	Bucle <i>while</i> . . . . .	73
4.6.3	Bucle <i>do-while</i> . . . . .	74
4.6.4	Ejemplo de bucle para iterar sobre los elementos de un vector . . . . .	75
4.7	Procedimientos . . . . .	76
4.7.1	La pila . . . . .	77
4.7.2	Paso de parámetros a través de registros . . . . .	78
4.7.3	Paso de parámetros a través de la pila . . . . .	80
4.7.4	Variables locales . . . . .	83
4.7.5	Ejemplo completo . . . . .	86
<b>5</b>	<b>El procesador</b>	<b>93</b>
5.1	Procesador y programa . . . . .	93
5.2	Estudio a nivel de máquina convencional . . . . .	95
5.2.1	Parámetros básicos del procesador . . . . .	95

5.2.2	Arquitectura del CT . . . . .	96
5.2.3	Juego de instrucciones . . . . .	100
5.2.4	Ejecución de instrucciones . . . . .	107
5.3	Estudio a nivel de micromáquina . . . . .	110
5.3.1	Pasos de ejecución . . . . .	110
5.3.2	Ejemplos de ejecución de instrucciones . . . . .	112
5.4	La unidad de control . . . . .	117
5.4.1	Unidad de control cableada . . . . .	118
5.4.2	Unidad de control microprogramada . . . . .	119
5.4.3	Comparativa entre unidades de control . . . . .	121
<b>6</b>	<b>El sistema de memoria</b>	<b>123</b>
6.1	Espacio de direcciones . . . . .	123
6.2	Dispositivos de memoria . . . . .	124
6.3	Tipos de memorias . . . . .	127
6.4	Mapa de memoria . . . . .	127
6.5	Construcción del mapa de memoria . . . . .	129
6.5.1	Caso simple . . . . .	129
6.5.2	Caso complejo . . . . .	132
<b>7</b>	<b>Entrada/Salida</b>	<b>135</b>
7.1	Conexión de periféricos al computador . . . . .	135
7.2	Interfaces de dispositivos periféricos . . . . .	137
7.2.1	Direccionamiento de las interfaces . . . . .	137
7.2.2	Interfaz de pantalla en el CT . . . . .	139
7.2.3	Interfaz de teclado en el CT . . . . .	143
7.3	Sincronización mediante muestreo periódico . . . . .	150
7.4	Sincronización mediante interrupciones . . . . .	152
7.4.1	Identificación y prioridades . . . . .	152
7.4.2	Procesamiento de una interrupción . . . . .	153
7.4.3	Interrupciones en el CT . . . . .	154
7.4.4	Rutinas de interrupción en el CT . . . . .	158
<b>8</b>	<b>Sistemas operativos</b>	<b>165</b>
8.1	Conceptos fundamentales . . . . .	165
8.1.1	Modos de operación . . . . .	165
8.1.2	Llamadas al sistema . . . . .	166
8.1.3	Tipos de sistemas operativos . . . . .	166
8.1.4	Seguridad . . . . .	168
8.2	Gestión de procesos e hilos . . . . .	168
8.2.1	Estados de ejecución . . . . .	170

8.2.2	Planificación . . . . .	171
8.3	Gestión de memoria . . . . .	174
8.4	Gestión de ficheros . . . . .	177
8.4.1	Ficheros . . . . .	178
8.4.2	Directorios . . . . .	179
8.4.3	Sistema de ficheros . . . . .	180
8.5	Gestión de dispositivos . . . . .	181
8.6	Virtualización . . . . .	182
<b>9</b>	<b>Rendimiento</b>	<b>185</b>
9.1	Concepto de rendimiento . . . . .	185
9.2	Ley de Amdahl . . . . .	188
9.3	Rendimiento de la CPU . . . . .	190
9.3.1	Análisis teórico del tiempo de CPU . . . . .	191
9.4	Benchmarks . . . . .	192
	<b>Anexos</b>	<b>197</b>
	<b>A Codificación de instrucciones del Computador Teórico</b>	<b>197</b>
	<b>Bibliografía</b>	<b>201</b>