

Tema 5

El sistema de memoria

Curso 2007-2008

Objetivos

- Conocer el concepto de espacio de direcciones y mapa de memoria
- Comprender la diferencia entre un *chip* de memoria y un *módulo* de memoria
- Ser capaz de diseñar un módulo de memoria de una capacidad dada a partir de chips de menor capacidad
- Diseñar el circuito de activación de un módulo de memoria para *mapearlo* en unas direcciones dadas

Esquema

- 1 Conceptos preliminares
- 2 Diseño de módulos de memoria
- 3 Diseño de un mapa de memoria mediante módulos

Esquema del apartado 1

- 1 Conceptos preliminares
 - El chip de memoria
 - El módulo de memoria
 - El espacio de direcciones
 - El mapa de memoria
- 2 Diseño de módulos de memoria
- 3 Diseño de un mapa de memoria mediante módulos

El *chip* como “caja negra”

Entradas y salidas

- M líneas de dirección (entradas)
- N líneas de datos (entradas o salidas)
- Señales de control:
 - LEER
 - ESCRIBIR
 - CS (*Chip Select*)

El *chip* como “caja negra”

Funcionamiento

- Si CS está activo:
 - Recibe una dirección de M bits, y un dato de N bits junto con la orden *escribir*, y almacena el dato en la dirección.
 - Recibe una dirección de M bits junto con la orden *leer* y devuelve los N bits allí almacenados
- Si CS está inactivo:
 - Ignora todas sus entradas

Parámetros del chip

Capacidad

- M nos da cuántos datos puede almacenar (2^M)
- N nos da el tamaño de cada dato

Ejemplo

Un chip con $M = 8$ y $N = 4$ puede almacenar 2^8 datos, de 4 bits cada uno.

Se dice que el chip es de 256×4

Otro ejemplo

Con $M = 12$ y $N = 1$, puede almacenar $2^{12} = 4096$ datos de 1 bit cada uno.

Se dice que el chip es de 4096×1 o de $4\text{Ki} \times 1$

El módulo como “caja negra”

Es análogo al chip pero mayor

- Tiene más líneas de direcciones
- Tiene más líneas de datos
- Por tanto tiene mayor capacidad

Construcción

El módulo se construye “juntando chips”

Los chips que forman un módulo se conectan de tal modo que el módulo, visto como “caja negra” simplemente se comporta como un chip más grande.

Espacio de direcciones

Concepto

Es el conjunto de todas las direcciones que una CPU podría generar

Tamaño

Depende exclusivamente del número de líneas de dirección que salen de esa CPU

Ocupación

- El espacio de direcciones podría estar ocupado completamente por memoria (un módulo, un chip...)
- Pero en la práctica no tiene por qué ser así (Ej, un Pentium tiene un espacio de direcciones de 2^{32} (4Gi))
- *El Espacio de Direcciones limita la máxima cantidad de memoria que la CPU puede usar*

Mapa de memoria

Concepto

Es un esquema del espacio de direcciones de una CPU en el que se indica:

- Qué rangos de direcciones están ocupados y cuáles no
- Qué rangos están cubiertos por los distintos módulos de memoria (si hay más de uno)

Esquema del apartado 2

- 1 Conceptos preliminares
- 2 Diseño de módulos de memoria
 - El problema
 - Un ejemplo
- 3 Diseño de un mapa de memoria mediante módulos

Problema

- Se necesita un módulo de memoria de tamaño $2^{M_m} \times N_m$
- Se tienen chips de tamaño $2^{M_c} \times N_c$
- Naturalmente $M_m > M_c$ y $N_m > N_c$

¿Cuántos chips necesitaré?

$$\frac{2^{M_m} \times N_m}{2^{M_c} \times N_c}$$

¿Como podría...

...conectarlos entre sí para que en conjunto se comporten como el módulo que necesito?

Organización

- Los chips se agruparán en *bancos*
- Cada banco contendrá N_m/N_c chips:
 - Cada chip contribuye con N_c bits al dato final de N_m bits
 - Cada banco tiene una capacidad de $2^{M_c} \times N_m$
- Se construirán $2^{M_m}/2^{M_c}$ bancos, que suman la capacidad total $2^{M_m} \times N_m$ buscada.
- Un decodificador adicional seleccionará qué banco debe usarse según la dirección recibida por el módulo.

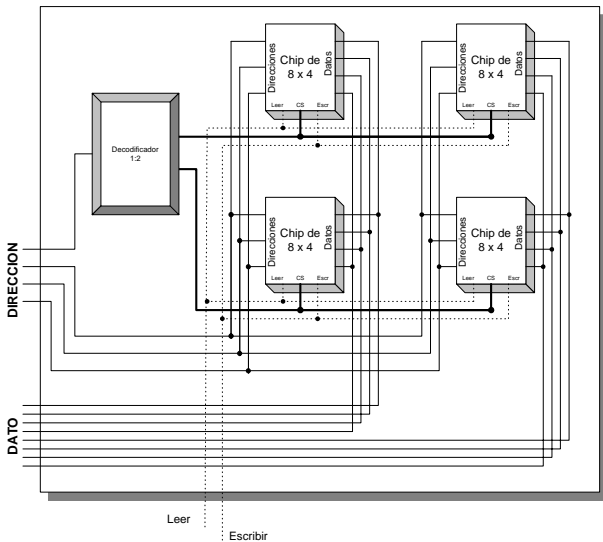
Ejemplo

- Se necesita un módulo de 16×8
- Se tienen chips de 8×4

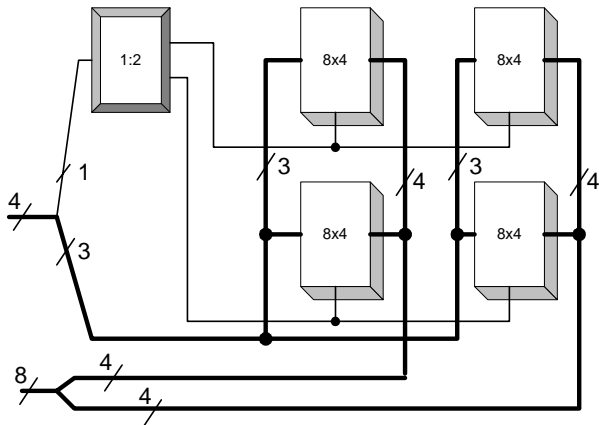
Preguntas

- ¿Cuántos chips se necesitarán?
- ¿En cuántos bancos se organizarán?
- ¿Cuántos chips habrá en cada banco?
- ¿De qué tamaño será el decodificador adicional?

Solución



Dibujo simplificado



Mapa de memoria del módulo

- El dispositivo tiene 16 datos, de 8 bits cada uno
- El dispositivo admite direcciones entre 0000 y 1111
- El bit más alto selecciona el banco, por tanto:
 - El banco superior (banco 0) maneja las direcciones 0000 a 0111
 - El banco inferior (banco 1) maneja las direcciones 1000 a 1111
- En cada banco, el dato de 8 bits se almacena en dos chips
 - Los 4 bits superiores en el chip de la izquierda
 - Los 4 bits inferiores en el chip de la derecha

Esquema del apartado 3

- 1 Conceptos preliminares
- 2 Diseño de módulos de memoria
- 3 Diseño de un mapa de memoria mediante módulos
 - El problema
 - Un ejemplo
 - Ejercicio final completo

Definición del problema

Se tiene un espacio de direcciones, y un módulo cuya capacidad es una fracción $1/2^n$ de este espacio ($1/2$, $1/4$, $1/8$,...)

¿Cómo hacer que el módulo “aparezca” en cierto rango de direcciones?

Por ejemplo...

- La CPU elemental tiene un espacio de direcciones de $64\text{Ki} \times 16$
- Tenemos un módulo de $16\text{Ki} \times 16$
- El espacio de direcciones se puede dividir en 4 rangos de 16Ki :
 - 0000 a 3FFF
 - 4000 a 7FFF
 - 8000 a BFFF
 - C000 a FFFF
- ¿Cómo conectar el módulo al bus de direcciones para que “responda” sólo ante uno de estos rangos?

Descomposición en campos de las direcciones

Llamemos:

- M_m al número de líneas de dirección del módulo
- M al número de líneas de dirección de la CPU

Observaciones clave

- Las direcciones generadas por la CPU tienen M bits, pero el módulo usa sólo M_m
- “Sobran” $M - M_m$ bits
- En un rango de direcciones contiguo, los $M - M_m$ bits superiores no varían y sólo varían los M_m bits inferiores

Ejemplo: $M = 16$, $M_m = 14$

En el rango 4000-7FFF, los dos primeros bits no varían: son 01

En el rango 8000-BFFF: son 10

Solución

Circuito de activación

La solución consiste por tanto en crear un circuito lógico que “observe” los $M - M_m$ bits altos del bus de direcciones y se active cuando aparezca la combinación deseada.

Los restantes M_m bits de la dirección se envían al módulo

Ejemplo

Para que el módulo de 16Ki aparezca en el rango 8000-BFFF:

- El circuito de activación se activará al detectar “10” en los dos bits altos de la dirección.
- Los restantes 14 bits de la dirección, se envían al módulo.

Ejemplo

Problema

Se tiene un módulo de $8\text{Ki} \times 16$ para conectar al espacio de direcciones de la CPU elemental

- ¿En cuántas posiciones distintas podría mapearse?
- Se quiere que la dirección A654h esté contenida en el módulo ¿qué rango cubriría éste?
- Dibujar la conexión del módulo al bus del sistema, incluyendo el circuito de activación.

Ejemplo completo

Para un ejemplo que incluya tanto el diseño del módulo como su conexión al bus del sistema, véase <http://www.atc.uniovi.es/telematica/1ic/material/Ejemplo-Memoria.pdf>.